

MULTIPLEXOARE

Circuitele de multiplexare sunt circuite logice combinaționale care permit trecerea datelor de la una din intrări spre o ieșire unică. Selectarea intrării se face printr-un cuvânt de adresă.

1. Multiplexor cu 2 intrări

Circuitul permite comutarea datelor de pe intrarea I_0 ($A=0$) sau I_1 ($A=1$) spre ieșirea Y . Schema bloc a circuitului și tabela sa de adevăr sunt prezentate în figura 1.

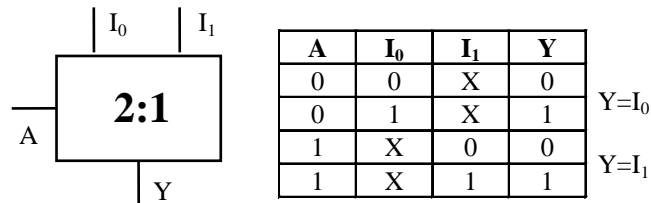


Figura 1

Diagrama Karnaugh corespunzătoare este prezentată mai jos. Prin gruparea căsuțelor care conțin 1 se obține relația:

I_0I_1	00	01	11	10
A				
0	0	1	1	0
1	0	0	1	1

$$Y = \bar{A} \cdot I_0 + A \cdot I_1 .$$

Conform relației, multiplexorul va arăta ca în figura 2.

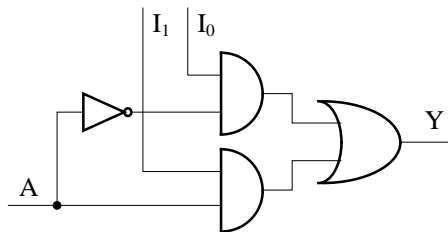


Figura 2

LUCRAREA nr. 6.

2. Multiplexor cu 4 intrări și intrare de autorizare

Pentru adresarea unui număr de 4 intrări sunt necesare 2 linii de adresă. Selectarea se face similar ca la decodificatorul de adresă. Circuitul prezintă și o intrare de autorizare a funcționării multiplexorului.

Schema bloc și tabelul de adevăr sunt prezentate în figura 3.

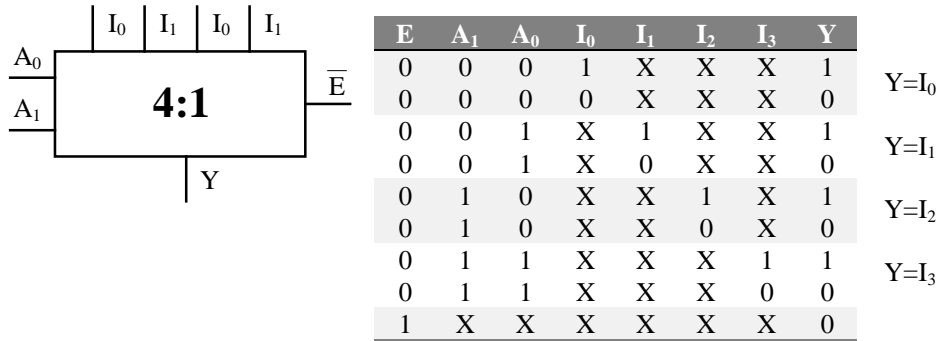


Figura 3

Diagrama Karnaugh asociată acestui circuit este următoarea:

I ₃ I ₂ I ₁ I ₀	0000	0001	0011	0010	0110	0111	0101	0100	1100	1101	1111	1110	1010	1011	1001	1000
EA ₁ A ₀																
000	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
001	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0
010	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
011	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0
100	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
101	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
111	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

$$\begin{aligned}
 Y &= \overline{E} \cdot \overline{A_1} \cdot \overline{A_0} \cdot I_0 \cdot (\overline{I_2} \cdot \overline{I_3} + \overline{I_3} \cdot I_2 + I_3 \cdot I_2 + I_3 \cdot \overline{I_2}) + \\
 &+ \overline{E} \cdot \overline{A_1} \cdot A_0 \cdot I_1 \cdot (\overline{I_3} + I_3) + \overline{E} \cdot A_1 \cdot \overline{A_0} \cdot I_2 + \overline{E} \cdot A_1 \cdot A_0 \cdot I_3 = \\
 &= \overline{E} \cdot (\overline{A_1} \cdot \overline{A_0} \cdot I_0 + \overline{A_1} \cdot A_0 \cdot I_1 + A_1 \cdot \overline{A_0} \cdot I_2 + A_1 \cdot A_0 \cdot I_3)
 \end{aligned}$$

- Sinteza necesită :
- 1 poartă SAU cu 4 intrări
 - 4 porți ȘI cu 4 intrări
 - 3 inversoare

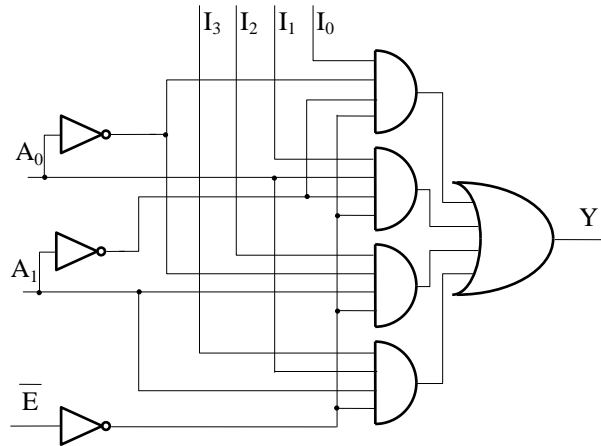


Figura 4

3. Implementarea funcțiilor logice cu multiplexoare

Orice funcție logică poate fi scrisă ca o sumă de minitermeni:

$$f = \sum_{i=0}^{2^n-1} m_i \cdot k_i \quad (1)$$

unde: - $k_i=0$ dacă minitermenul nu este prezent în disjuncție
 - $k_i=1$ dacă minitermenul este prezent în disjuncție

Ecuția multiplexorului generalizată este:

$$Y = \bar{E} \cdot \sum_{i=0}^{2^n-1} m_i \cdot I_i \quad (2)$$

Comparând relațiile (1) și (2) se poate trage concluzia că orice funcție poate fi implementată folosind un multiplexor, conectând \bar{E} la 0 logic și intrările I_i la 1 logic respectiv 0 logic în funcție de existența sau nu în expresia funcției a minitermenului respectiv.

Exemplu:

Fie $f = \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C}$

Funcția fi poate fi rescrisă astfel:

$$f = \underbrace{\bar{A} \cdot \bar{B} \cdot \bar{C} \cdot 0}_{I_0} + \underbrace{A \cdot \bar{B} \cdot \bar{C} \cdot 0}_{I_1} + \underbrace{\bar{A} \cdot B \cdot \bar{C} \cdot 0}_{I_2} + \underbrace{A \cdot B \cdot \bar{C} \cdot 1}_{I_3} +$$

$$\underbrace{\bar{A} \cdot \bar{B} \cdot C \cdot 0}_{I_4} + \underbrace{A \cdot \bar{B} \cdot C \cdot 1}_{I_5} + \underbrace{\bar{A} \cdot B \cdot C \cdot 1}_{I_6} + \underbrace{A \cdot B \cdot C \cdot 0}_{I_7}$$

LUCRAREA nr. 6.

Implementarea funcției se poate face astfel:

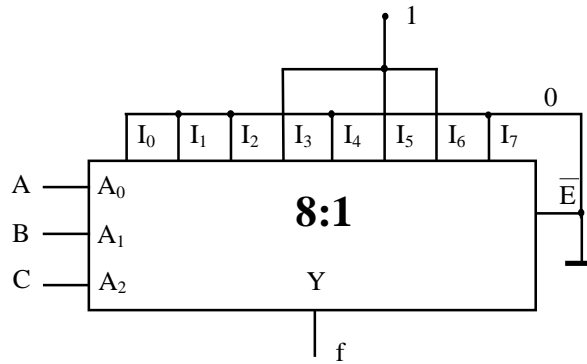


Figura 5

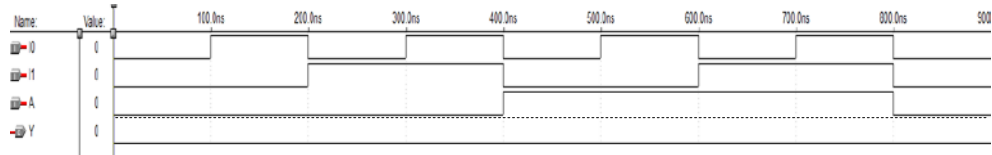
4. Lucrări de efectuat în laborator

Se completează fișa de laborator disponibilă la adresa:

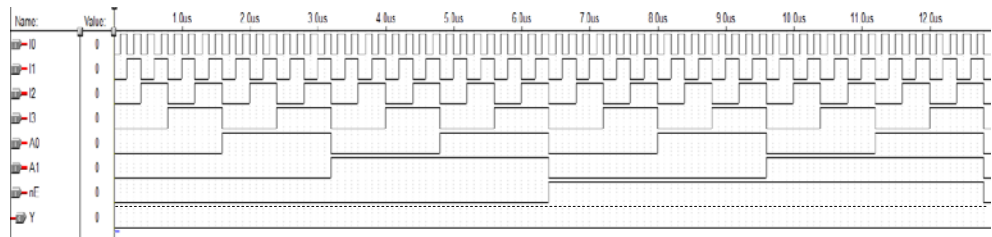
http://www.ee.tuiasi.ro/~demm/Digital_Circuits/FișaLab6.DOC

FIȘA LABORATOR

1. Se introduce în MaxPlus II schema din figura 2. Se simulează și se notează formele de undă. Se notează timpii de întârziere și valorile logice pe formele de undă. Se compară rezultatele cu tabelul de adevăr.



2. Se introduce în MaxPlus II schema din figura 4. Se simulează și se notează formele de undă. Se notează timpii de întârziere și valorile logice pe formele de undă. Se compară rezultatele cu tabelul de adevăr.



3. Implementați funcția din exemplul de la punctul 3 din lucrare folosind un multiplexor 8:1 din biblioteca "mf" (74151) și simulați circuitul în MaxPlusII. Desenați formele de undă obținute mai jos. Se notează timpii de întârziere și valorile logice pe formele de undă. Se compară rezultatele cu funcția de la punctual 3 din lucrare.

