

COMPARATOARE NUMERICE

Comparatoarele numerice sunt circuite logice combinaționale care permit determinarea valorii relative a 2 numere binare. Un astfel de circuit are o reprezentare ca în figura 1 și prezintă $2 \times n$ intrări pentru cele 2 numere de n biți și 3 ieșiri: $A > B$, $A = B$ și $A < B$.

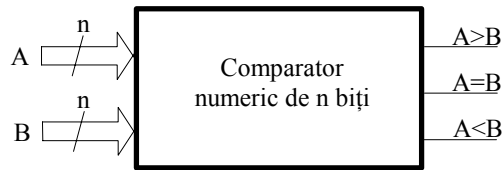


Figura 1

1. Comparatorul numeric de 1 bit

Acest circuit permite compararea a 2 numere de câte 1 bit, indicând prin cele 3 ieșiri relația dintre ele: $>$, $=$, $<$. Acesta este un caz particular al variantei de

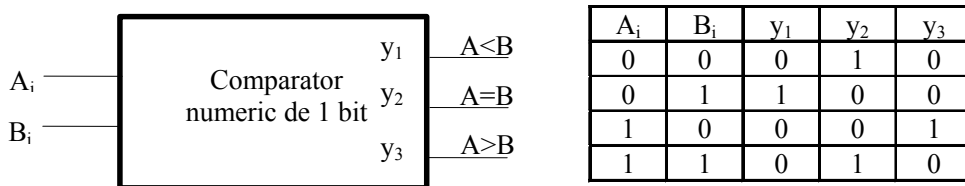


Figura 2

mai sus cu $n=1$. Schema bloc și tabelul de adevăr sunt prezentate în figura 2. Ieșirea $y_i = 1$ atunci când numerele de la intrare respectă relația corepunzătoare ieșirii, în rest aceasta este 0. Diagramele Veich-Karnaugh asociate sunt următoarele:

$A_i \backslash B_i$	0	1
0	0	1
1	0	0

$$y_1 = \bar{A}_i \cdot B_i$$

$A_i \backslash B_i$	0	1
0	1	0
1	0	1

$$y_2 = \bar{A}_i \cdot \bar{B}_i + A_i \cdot B_i = A_i \oplus B_i$$

$A_i \backslash B_i$	0	1
0	0	0
1	1	0

$$y_3 = A_i \cdot \bar{B}_i$$

LUCRAREA nr. 7.

Conform cu relațiile deduse din cele 3 diagrame, circuitul cu porți arată ca în figura 3.

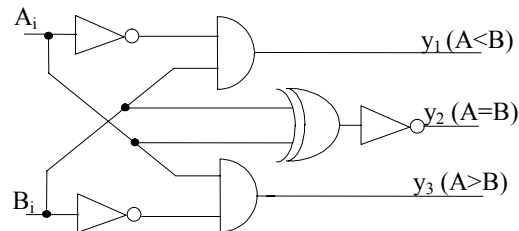


Figura 3

2. Comparatorul numeric de 2 biți

Cu 2 comparatoare de 1 bit se pot realiza un comparator de 2 biți. Cele două numere ce se compară au următoarea structură:

$$A = A_0 \cdot 2^0 + A_1 \cdot 2^1$$

$$B = B_0 \cdot 2^0 + B_1 \cdot 2^1$$

Compararea numerelor urmărește schema logică din figura 4.

Compararea începe cu biții cei mai semnificativi A_1 și B_1 . Dacă $A_1 > B_1$ sau $A_1 < B_1$ acest lucru implică în mod evident $A > B$ sau respectiv $A < B$, indiferent de valorile biților A_0 și B_0 .

Dacă $A_1 = B_1$, pentru stabilirea relației dintre cele 2 numere, trebuie examinați A_0 și B_0 . În cazul în care și $A_0 = B_0$ se activează ieșirea $Y_2 (A = B)$ a circuitului.

Dacă $A_0 > B_0$ sau $A_0 < B_0$ atunci $A > B$ respectiv $A < B$ și se activează ieșirile corepunzătoare.

Pe baza raționamentului de mai sus se poate extinde comparatorul la mai mulți biți.

O altă variantă presupune completarea tabelului de adevăr al circuitului comparator de 2 biți, extragerea diagramelor VK și minimizarea funcțiilor logice. Pe baza acestor funcții se realizează schema cu porți logice. Aceasta este varianta pe care o vom folosi în cadrul lucrării de laborator.

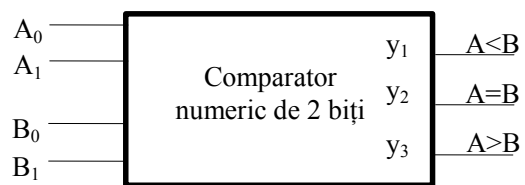


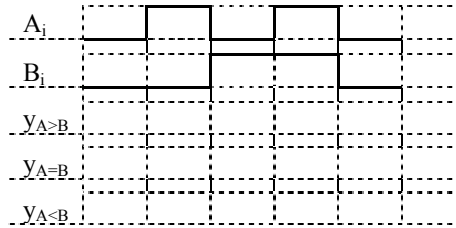
Figura 4

3. Lucrări de efectuat în laborator

Se tipărește fișa de laborator față verso, se efectuează activitățile prevăzute și se completează fișa de laborator disponibilă mai jos:

FIȘA LABORATOR

1. Se introduce schema din figura 3 în MaxPlus II și se simulează circuitul. Formele de undă rezultate se reproduc mai jos respectând întârzierile din program. Se notează timpii de întârziere și valorile logice pe formele de undă. Se compară rezultatele cu tabelul de adevăr.



2. Se completează tabelul de adevăr pentru comparatorul de 2 biți:

B_1	B_0	A_1	A_0	$Y_{A>B}$	$Y_{A=B}$	$Y_{A<B}$
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

3. Se sintetizează comparatorul de 2 biți prin metoda diagramelor VK:

B_1B_0	00	01	11	10
A_1A_0				
00				
01				
11				
10				

B_1B_0	00	01	11	10
A_1A_0				
00				
01				
11				
10				

$Y_{A>B} =$

B_1B_0	00	01	11	10
A_1A_0				
00				
01				
11				
10				

$Y_{A=B} =$

$Y_{A<B} =$

4. Se implementează schema comparatorului de 2 biți cu porți logice:

5. Se simulează circuitul comparator de 2 biți și se notează formele de undă, întârzierea și stările logice.

