

## SUMATOARE NUMERICE

În sistemele numerice, mai ales în cele care formează structura internă a unui microprocesor sunt necesare executarea operațiilor matematice. Operația fundamentală, pe baza căreia se efectuează și restul operațiilor este operația de adunare. Operația de scădere se face prin adunarea descăzutului cu complementul scăzătorului. Înmulțirea și împărțirea se fac prin adunări, respectiv scăderi, succesive. Blocul care realizează operația de adunare se numește *sumator*.

Fie 2 numere binare:

$$A = a_{n-1}a_{n-2} \dots a_k \dots a_1a_0|_2$$

$$B = b_{n-1}b_{n-2} \dots b_k \dots b_1b_0|_2$$

unde  $a_i$  și  $b_i$  sunt cifre binare (0 sau 1). Suma celor 2 numere are structura următoare:

$$A + B = t_n s_{n-1} s_{n-2} \dots s_k \dots s_1 s_0|_2$$

### 1. Semisumatorul elementar

Acest circuit realizează sumarea a 2 biți singulari. Poate fi folosit pentru sumarea cifrelor de pe rangul cel mai puțin semnificativ (rangul 0) a două numere binare. Circuitul are 2 intrări pentru cei 2 biți și 2 ieșiri: una pentru suma și cealaltă pentru transport. Tabelul de adevăr al circuitului este:

a	b	s	t
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Unde  $s$  este suma (cifra rangului  $2^0$  a rezultatului), iar  $t$  este transportul către rangul următor (cifra rangului  $2^1$  a rezultatului). Diagramele VK asociate tabelului de adevăr sunt următoarele:

a \ b	0	1
0	0	1
1	1	0

a \ b	0	1
0	0	0
1	0	1

**LUCRAREA nr. 8.**

$$s = b \cdot \bar{a} + \bar{b} \cdot a = a \oplus b \quad t = a \cdot b$$

Conform ecuațiilor găsite mai sus, schema semisumatorului arată ca în figura 1:

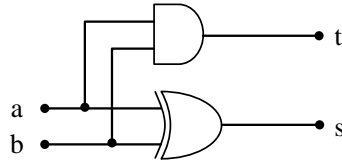


Figura 1.

**2. Sumatorul elementar**

Prin sumarea a 2 numere binare, se obține un rezultat cu același număr de biți și un bit de transport către rangul următor. Pentru sumarea oricărui 2 biți se folosește o celulă de sumare: *sumator elementar*. Prin cascadarea a *n* astfel de celule se obține un sumator de *n* biți. Schema bloc și tabelul de adevăr ale circuitului sunt prezentate în figura 1.

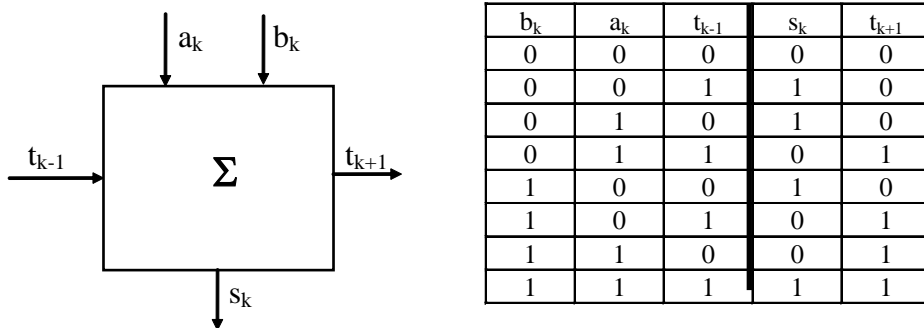


Figura 1

Conform tabelului de adevăr de mai sus se pot întocmi diagramele Karnaugh.

**LUCRAREA nr. 8.**

$b_k a_k \backslash t_{k-1}$	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$s_k = a_k \oplus b_k \oplus t_{k-1}$$

$b_k a_k \backslash t_{k-1}$	00	01	11	10
0	0	1	1	1
1	0	0	1	0

$$t_{k+1} = a_k \cdot b_k + t_{k-1} \cdot (a_k \cdot \overline{b_k} + \overline{a_k} \cdot b_k)$$

Ecuțiile logice rezultate oferă următoarea implementare a sumatorului elementar:

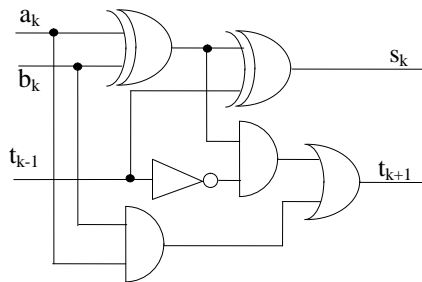


Figura 1

Pentru sumarea a două numere de n biți, sumatorul elementar se poate utiliza într-o schemă de expandare, pentru fiecare rang fiind necesar câte un comparator elementar.

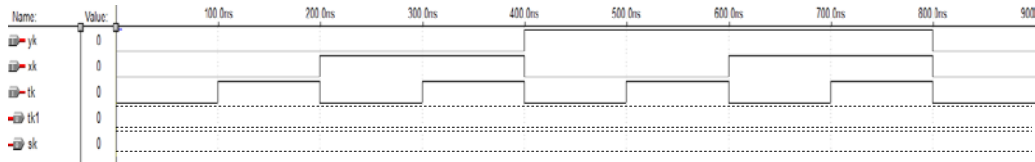
**3. Lucrări de efectuat în laborator**

Se completează fișa de laborator disponibilă la adresa:

[http://www.ee.tuiasi.ro/~demm/Digital\\_Circuits/FișaLab8.DOC](http://www.ee.tuiasi.ro/~demm/Digital_Circuits/FișaLab8.DOC)

**FIȘA LABORATOR**

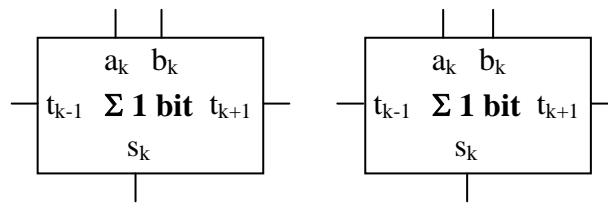
1. Se introduce schema din figura 6 în MaxPlus II și se simulează circuitul. Formele de undă rezultate se copiează mai jos. Se notează timpii de întârziere și valorile logice pe formele de undă. Se compară rezultatele cu tabelul de adevăr.



2. Să se completeze tabelul de adevăr pentru sumatorul de 2 biți:

t <sub>1</sub>	b <sub>1</sub>	b <sub>0</sub>	a <sub>1</sub>	a <sub>0</sub>	t <sub>1</sub> =s <sub>2</sub>	s <sub>1</sub>	s <sub>0</sub>
0	0	0	0	0			
0	0	0	0	1			
0	0	0	1	0			
0	0	0	1	1			
0	0	1	0	0			
0	0	1	0	1			
0	0	1	1	0			
0	0	1	1	1			
0	1	0	0	0			
0	1	0	0	1			
0	1	0	1	0			
0	1	0	1	1			
0	1	1	0	0			
0	1	1	0	1			
0	1	1	1	0			
0	1	1	1	1			
1	0	0	0	0			
1	0	0	0	1			
1	0	0	1	0			
1	0	0	1	1			
1	0	1	0	0			
1	0	1	0	1			
1	0	1	1	0			
1	0	1	1	1			
1	1	0	0	0			
1	1	0	0	1			
1	1	0	1	0			
1	1	0	1	1			
1	1	1	0	0			
1	1	1	0	1			
1	1	1	1	0			
1	1	1	1	1			

3. Să se realizeze schema sumatorului de 2 biți folosind sumatoare de 1 bit



4. Să se simuleze circuitul sumator de 2 biți obținut la punctul 3 și să se noteze formele de undă, întârzierea și stările logice.

