

CONVERTOARE NUMERIC-ANALOGICE – DAC

Autor: Conf.dr.ing. Constantin Harja

IV.4. DAC CU REȚEA $R/2R$ ȘI REFERINȚĂ DE TENSIUNE

IV.4.1. DAC CU REȚEA $R/2R$ ȘI IEȘIRE ÎN TENSIUNE

Schema de principiu a unui DAC de acest tip este reprezentată în Fig.IV.5.

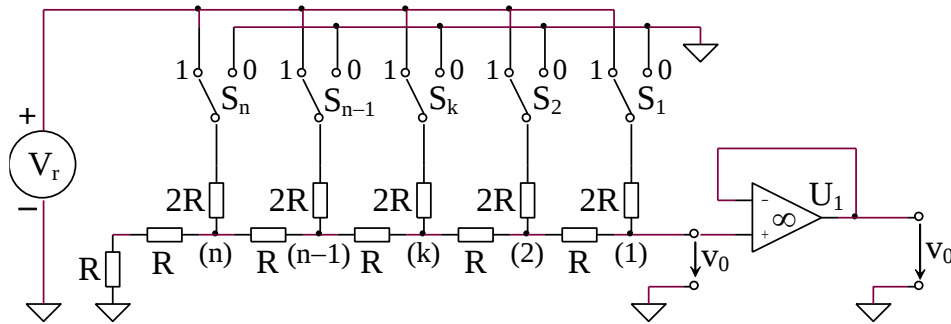


Fig.IV.5. DAC cu rețea $R/2R$ și ieșire în tensiune.

Pentru calculul tensiunii de ieșire, este avantajos să se aplice *teorema superpoziției*, lucru perfect posibil fiindcă rețeaua rezistivă $R/2R$ este liniară. Presupunând că la un moment dat este conectat la V_r un singur comutator – S_k , celelalte comutatoare fiind conectate la masa de semnal, se poate obține schema echivalentă pentru această situație, conform Fig.IV.6.

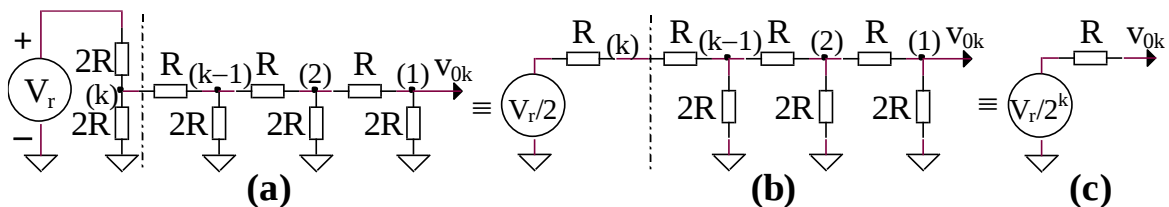


Fig.IV.6. Schema echivalentă a DAC pentru aplicarea teoremei superpoziției.

În condițiile precizate mai sus, schema echivalentă din Fig.IV.6.a a rezultat pe baza faptului că rezistența echivalentă a rețelei din stânga nodului (k) este egală cu $2R$. Apoi, porțiunea de rețea din nodul (k) a fost redusă în schema din Fig.IV.6.b la o sursă echivalentă de tensiune cu valoarea $1/2$ din sursa inițială și cu rezistența internă $R = (2R \parallel 2R)$. Se observă că schema echivalentă corespunzătoare nodului (k-1), Fig.IV.6.b, este identică ca formă cu cea corespunzătoare nodului (k), Fig.IV.6.b. Continuând același procedeu de reducere a schemei echivalente, se ajunge în final la schema echivalentă corespunzătoare nodului (1), conform Fig.IV.6.c. Astfel, dacă numai un singur comutator, S_k este conectat la sursa V_r , celelalte fiind conectate la masa de semnal, rețeaua $R/2R$ este echivalentă cu o sursă de tensiune având rezistența internă egală cu R și nivelul conform relației:

$$v_{0k} = V_r / 2^k. \quad (\text{IV.22})$$

Prin urmare, dacă comutatorul S_k este conectat V_r contribuie la ieșire cu tensiunea $v_{0k} = V_r / 2^k$, iar dacă este conectat la masă contribuția în tensiune este nulă. Plecând de la această premiză și considerând tensiunea de ieșire ca o suprapunere de efecte generate de cele n comutatoare, rezultă

expresia generală a tensiunii de ieșire:

$$v_0 = V_r \sum_{k=1}^{k=n} b_k 2^{-k}. \quad (\text{IV.23})$$

Totodată, trebuie reținut și faptul că rezistența de ieșire din rețea este constantă și egală cu R , aspect care simplifică problemele relative la adaptarea de impedanță și la compensarea curenților de intrare ai amplificatorului operațional de ieșire, U_1 .

În concluzie, schema echivalentă a DAC din Fig.IV.5 are forma din Fig.IV.6.c, cu aceeași rezistență internă – R , însă cu valoarea tensiunii totale conform (IV.23).

IV.4.2. DAC CU REȚEA $R/2R$ ȘI IEȘIRE ÎN CURENT

Schema de principiu a unui DAC de acest tip este reprezentată în Fig.IV.7.

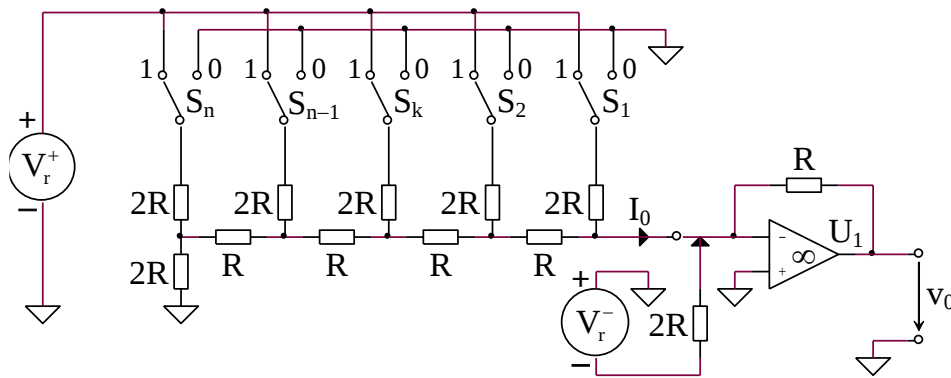


Fig.IV.7. DAC cu rețea $R/2R$ și ieșire în curent.

Pentru calculul curentului de ieșire din rețea, se aplică aceeași metodologie ca și la pct.IV.4.1. Luând în considerare schema echivalentă din Fig.IV.6.c și concluziile finale de la pct.IV.4.1, schema echivalentă globală a DAC rezultă conform Fig.IV.8. Relațiile care descriu situația din Fig.IV.8 sunt următoarele:

$$I_0 = \frac{v_{0R}}{R} = \frac{V_r}{R} \sum_{k=1}^{k=n} b_k 2^{-k}, \quad \text{respectiv} \quad v_0 = -I_0 R = -V_r \sum_{k=1}^{k=n} b_k 2^{-k}, \quad (\text{IV.24})$$

unde cu v_{0R} s-a notat tensiunea totală de ieșire din rețeaua $R/2R$.

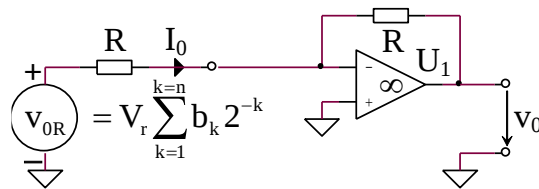


Fig.IV.8. Schema echivalentă a unui DAC cu rețea $R/2R$ și ieșire în curent.

Pe baza schemei echivalente din Fig.IV.8, se observă că schema DAC din Fig.IV.7 permite aplicarea unei deplasări de nivel cu ajutorul unei surse de tensiune sau curent de referință, care să transforme DAC din convertor unipolar în bipolar, așa cum se sugerează în Fig.IV.7 prin V_r^- și rezistența adițională $2R$. Astfel, curentul suplimentar injectat la intrarea IN^- a etajului rezultă de valoarea $I_d = -V_r^- / 2R$. Pentru ca DAC să devină bipolar, curentul I_d , destinat deplasării de nivel,

trebuie să aibă valoarea egală cu ponderea bitului *MSB*, condiție îndeplinită dacă $|V_r^-| = |V_r^+|$.

Datorită etajului inversor U_1 , tensiunea de ieșire a convertorului corespunde codului de intrare inversat analogic. Dacă acest aspect constituie un impediment, problema se poate rezolva prin inversarea polarității ambelor surse de referință din *Fig.IV.7*, ceea ce are ca rezultat inversarea sensului de variație al tensiunii de ieșire, astfel ca acesta să coincidă cu sensul de variație al codului numeric de intrare neinvertat analogic. În cazul funcționării cu semnale bipolare trebuie utilizat un cod binar adecvat acestui scop, cum ar fi de exemplu codul binar deplasat.

IV.4.3. DAC CU REȚEA $R/2R$ ȘI COMUTAREA CURENȚILOR

Schema de principiu a unui DAC de acest tip este reprezentată în *Fig.IV.9*.

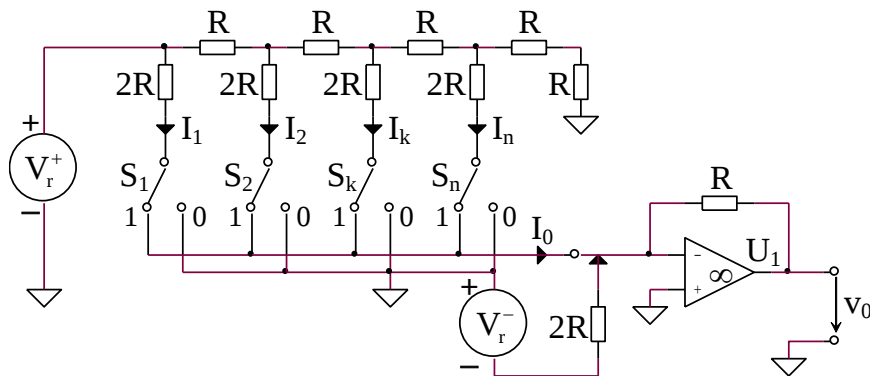


Fig.IV.9. DAC cu rețea $R/2R$ și comutarea curenților.

Având în vedere proprietățile rețelei în scară, analizate la pct.IV.3.2 și luând în considerare faptul că intrarea IN^- a amplificatorului operațional U_1 constituie punct de masă virtual, curenții prin rețea nu depind de poziția comutatoarelor $S_1, S_2, \dots, S_n$. Ca urmare, expresia curentului total de ieșire din rețeaua $R/2R$, rezultă de forma:

$$I_0 = \sum_{k=1}^{k=n} I_k = \frac{V_r}{R} \sum_{k=1}^{k=n} b_k 2^{-k}, \quad (IV.25)$$

în funcție de care se calculează valoarea tensiunii de ieșire a DAC, astfel:

$$v_0 = -RI_0 = -V_r \sum_{k=1}^{k=n} b_k 2^{-k}, \quad (IV.26)$$

unde valorile coeficienților b_k depind de poziția comutatoarelor S_k .

Și în cazul schemei de mai sus poate fi aplicată o deplasare de nivel pentru transformarea DAC din convertor unipolar în bipolar. De asemenea, dacă este nevoie, poate fi inversată polaritatea surselor de referință (V_r^+ și V_r^-), pentru a se contracara efectul inversării sensului de variație al tensiunii de ieșire, de către etajul U_1 .

Dacă în *Fig.IV.9* se înlocuiește rețeaua $R/2R$ cu o rețea rezistivă ponderată binar, concluziile desprinse de mai sus rămân în totalitate perfect valabile.

IV.5. DAC CU REȚEA $R/2R$ ȘI REFERINȚĂ DE CURENT

Convertoarele DAC cu sursă de referință în curent s-au impus în practică, datorită faptului că

pot asigura o viteză de conversie mai mare. Ca mărime de referință, poate fi utilizat un singur curent de referință sau n – curenți de referință.

IV.5.1. DAC CU REȚEA $R/2R$ ȘI UN SINGUR CURENT DE REFERINȚĂ

Schema de principiu a unui DAC de acest tip este reprezentată în Fig.IV.10.

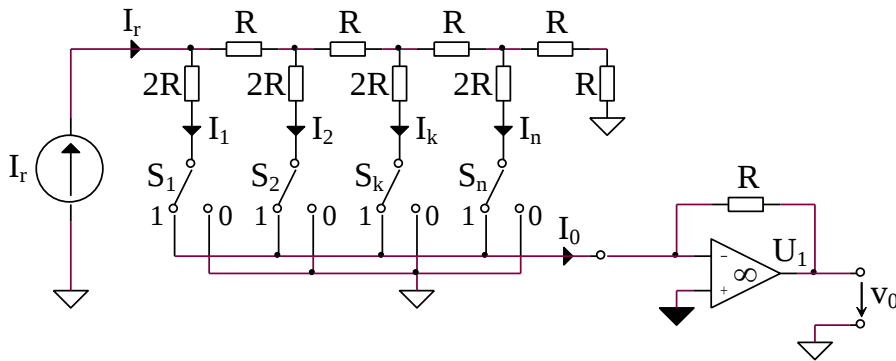


Fig.IV.10. DAC cu rețea $R/2R$ și un singur curent de referință.

Se observă că schema din Fig.IV.10 este similară cu cea din Fig.IV.9. Ca urmare, din aceleași considerente ca și la pct.IV.4.3, sunt valabile relațiile:

$$I_0 = I_r \sum_{k=1}^{k=n} b_k 2^{-k}, \quad (\text{IV.27})$$

în funcție de care se calculează valoarea tensiunii de ieșire a DAC, astfel:

$$v_0 = -RI_0 = -RI_r \sum_{k=1}^{k=n} b_k 2^{-k}, \quad (\text{IV.28})$$

unde valorile coeficienților b_k depind de poziția comutatoarelor S_k .

IV.5.2. DAC CU REȚEA $R/2R$ ȘI N – CURENȚI DE REFERINȚĂ

Schema de principiu a unui DAC de acest tip este reprezentată în Fig.IV.11. Considerând că numai comutatorul S_k aplică curent de referință rețelei $R/2R$, celelalte comutatoare conectând curenții de referință la masă, se observă că reducând circuitul din partea stângă a nodului (k), rezultă schema echivalentă din Fig.IV.12.

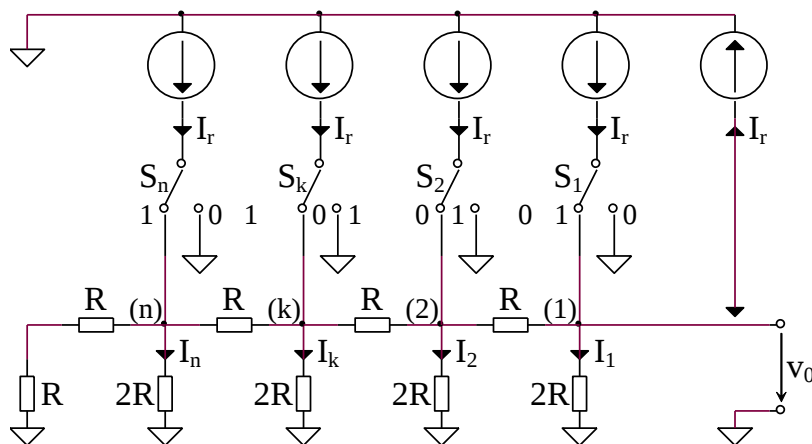


Fig.IV.11. DAC cu rețea $R/2R$ și n – curenți de referință.

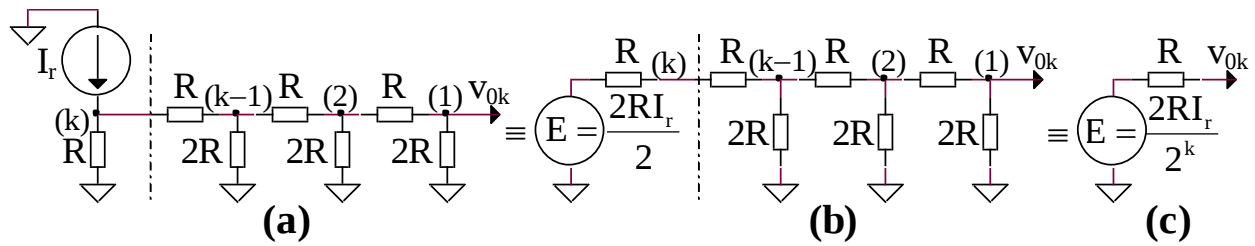


Fig.IV.12. Schema echivalentă a DAC pentru aplicarea teoremei superpoziției.

Schema echivalentă din Fig.IV.12.a a rezultat pe baza faptului că rezistența echivalentă a rețelei din stânga nodului (k) este egală cu R . Apoi, porțiunea de rețea din nodul (k) a fost redusă în Fig.IV.12.b la o sursă echivalentă de tensiune cu valoarea $RI_r = 2RI_r/2$. Mai departe, schema a fost redusă similar cu Fig.IV.6.b. Astfel, conform teoremei superpoziției, tensiunea de ieșire va fi sumă tensiunilor produse de fiecare curent de referință aplicat rețelei $R/2R$, conform expresiei:

$$v_0 = \sum_{k=1}^{k=n} b_k \frac{2RI_r}{2^k} = 2RI_r \sum_{k=1}^{k=n} b_k 2^{-k}. \quad (IV.29)$$

Ca mărime de ieșire din convertor poate fi utilizată tensiunea, conform (IV.29) sau curentul de ieșire în scurtcircuit, conform relației următoare:

$$I_0 = \frac{v_0}{R} = 2I_r \sum_{k=1}^{k=n} b_k 2^{-k}. \quad (IV.30)$$

Pentru transformarea DAC din convertor unipolar în convertor bipolar, se poate aplica la ieșire o deplasare de nivel în curent, cu ajutorul unui generator de curent de sens contrar, având valoarea egală cu I_r , după cum se sugerează în Fig.IV.11.

IV.6. DAC ÎN COD BCD

Codul BCD fiind utilizat la aparatele de măsurat cu afișaj numeric, deci înainte de afișaj informația de măsurare se află convertită numeric în cod BCD, poate prezenta utilitate practică și realizarea unor DAC care să funcționeze direct în cod BCD.

Schema de principiu a unui DAC în cod BCD 8421 este reprezentată în Fig.IV.13. Rețeaua este constituită din mai multe celule de 4 biți, în Fig.IV.13 fiind reprezentate doar două, realizate din rezistențe ponderate binar care reprezintă cifrele zecimale sau *digiții*, atenuarea între digiți fiind realizată cu rezistențele R_c , conform rețelilor în scară. Dacă se notează cu R_p rezistența echivalentă a unei celule de un digit: $R_p = R \parallel 2R \parallel 4R \parallel 8R$, schema echivalentă a rețelei se reduce conform Fig.IV.14, unde indicele k reprezintă rangul digitului, iar indicele q – rangul bitului din digit. Având în vedere relațiile deduse la pct.IV.3.2, rezultă $K = 10$, $R_c = 9R_0$, $R_p = (10/9)R_0$.

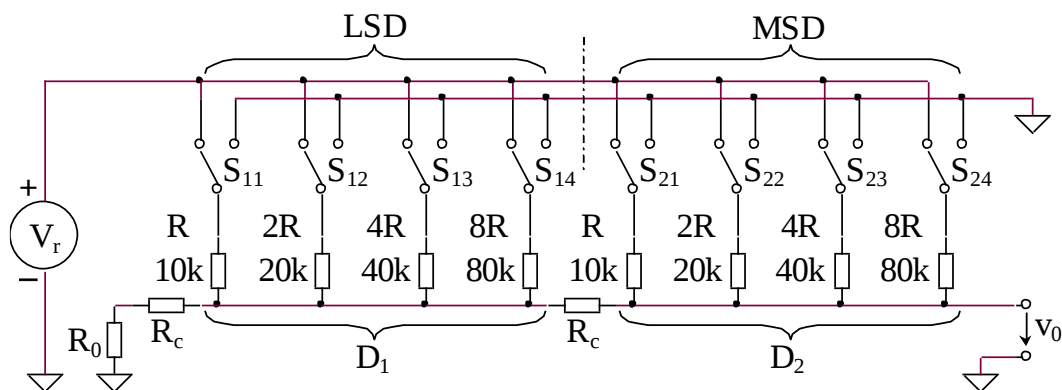


Fig.IV.13. DAC în cod BCD.

Se poate constata că schema din Fig.IV.14 este similară cu cea din Fig.IV.5 și ca urmare, aceasta poate fi redusă în manieră similară cu schema din Fig.IV.6, singura deosebire fiind cea relativă la raportul K , care în acest caz are valoarea 10 în loc de 2.

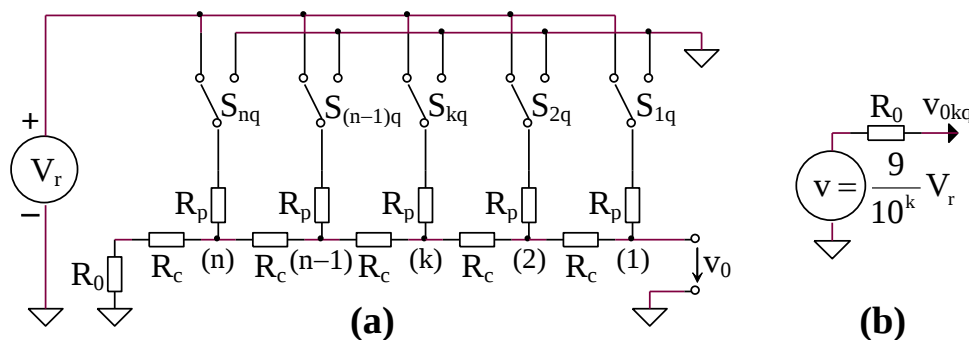


Fig.IV.14. Schema echivalentă a DAC în cod BCD:

(a) – schema generală; (b) – schema pentru S_{kq} conectat la V_r .

Considerând comutatoarele din structura unui digit pe aceeași poziție, tensiunea de ieșire din rețea, corespunzătoare unui comutator echivalent S_{kq} conectat la V_r , având valoarea din Fig.IV.14.b, se poate deduce expresia generală a tensiunii de ieșire, indiferent de starea comutatoarelor:

$$v_0 = \sum_{k=1}^{k=n} v_{0kq} = 9V_r \sum_{k=1}^{k=n} 10^{-k} \sum_{q=1}^{q=4} b_{kq} 2^{-q}, \text{ cu condiția } \sum_{q=1}^{q=4} b_{kq} 2^{-q} \leq \frac{9}{16}. \quad (\text{IV.31})$$

Rețeaua rezistivă din structura DAC în cod BCD poate fi conectată și astfel încât mărimea de ieșire să fie curent, în mod similar cu schema din Fig.IV.7. Sau, rețeaua poate fi aranjată și pe principiul comutării curenților, similar cu schema din Fig.IV.9.

IV.7. DAC CU GENERATOARE DE CURENȚI PONDERAȚI

O soluție cu largă răspândire, de realizare a DAC, este cea bazată pe utilizarea unor generatoare de curenți ponderați binar. Această soluție asigură cele mai bune performanțe în ceea ce privește viteza de răspuns. Generatoarele de curenți ponderați sunt realizate atât cu rețele rezistive ponderate binar, cât și cu rețele rezistive în scară.

Celula de bază din structura unui DAC o constituie generatorul de curenți de 4 biți care poate fi realizat ca circuit de sine stătător sau poate intra în componența surselor de curent cu un număr

mai mare de biți. Schemele de principiu ale celor două tipuri de generatoare de curenți de 4 biți sunt reprezentate în Fig.IV.15. În Fig.IV.15.a se utilizează o rețea ponderată binar, iar în Fig.IV.15.b una $R/2R$. Etajul U_1 , R_r și Q_0 constituie un generator de curent de referință pentru celula de 4 biți. Diferența de tensiune dintre baza lui Q_0 și V^- , produsă de curentul prin Q_0 , este utilizată ca tensiune de referință pentru generatoarele de curent ponderate binar.

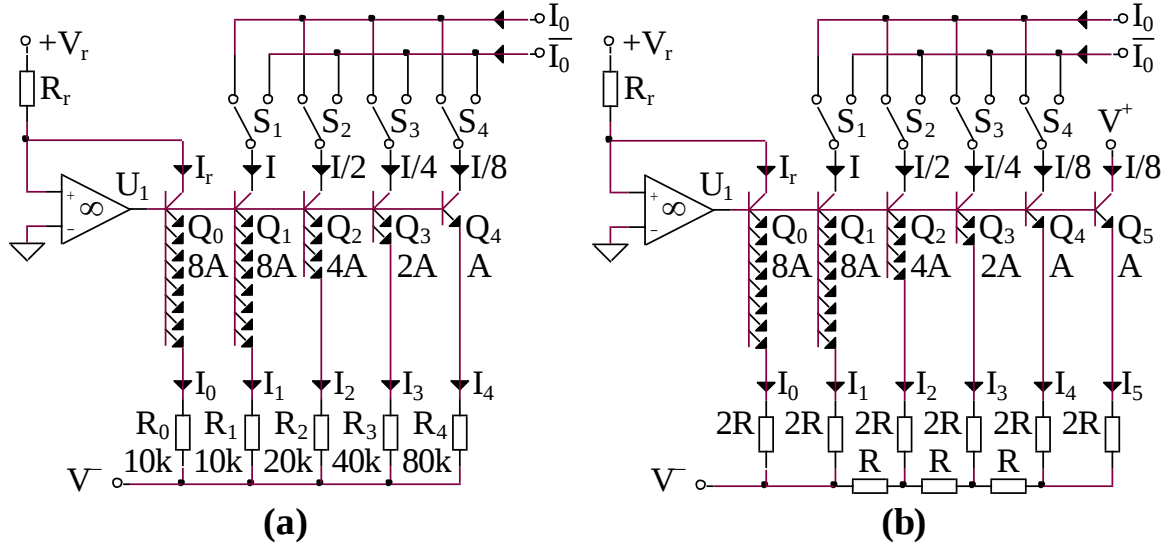


Fig.IV.15. Generatoare de curenți ponderați de 4 biți:

(a) – cu rețea rezistivă ponderată binar; (b) – cu rețea rezistivă în scară.

În cazul schemei din Fig.IV.15.a, neglijând, pentru tranzistoarele Q_0 - Q_4 , curenții de bază față de curenții de colector sau emitor, se pot scrie următoarele relații:

$$I_0 = I_r = V_r / R_r ; \quad v_{BE0} + R_0 I_0 = v_{BE1} + R_1 I_1 = v_{BE2} + R_2 I_2 = \dots = v_{BE4} + R_4 I_4 . \quad (IV.32)$$

Dacă se realizează condiția:

$$v_{BE0} = v_{BE1} = v_{BE2} = \dots = v_{BE4} , \quad \text{rezultă} \quad R_0 I_0 = R_1 I_1 = R_2 I_2 = \dots = R_4 I_4 , \quad (IV.33)$$

adică:

$$I_1 = I_0 = I ; \quad I_2 = I_1 / 2 = 2^{-1} I ; \quad I_3 = I_2 / 2 = 2^{-2} I ; \quad I_4 = I_3 / 2 = 2^{-3} I . \quad (IV.34)$$

În cazul schemei din Fig.IV.15.b, având în vedere proprietățile rețelei $R/2R$, se obțin aceleași rezultate, tranzistorul Q_5 fiind necesar pentru a încheia rețeaua $R/2R$.

Pentru asigurarea egalității între tensiunile bază-emitor, tranzistoarele sunt realizate cu arii de emitor ponderate binar, astfel încât să lucreze la aceeași densitate de curent. Această soluție asigură totodată și egalitatea factorilor de amplificare în curent, β , precum și o mai bună adaptare și urmărire termică pentru β și v_{BE} .

Un exemplu de DAC realizat pe acest principiu îl constituie circuitul integrat β DAC 08, fabricat în trecut și în România, a cărui schemă electrică simplificată este reprezentată în Fig.IV.16. Se observă că primii 4 biți, cei mai semnificativi, sunt realizați conform Fig.IV.15.b, iar următorii 4 biți, cei mai puțin semnificativi sunt realizați cu o sursă de curent *slave* comandată de către generatorul de curent Q_5 , care ar trebui să încheie rețeaua $R/2R$ de la cei patru biți anteriori. Schema este completată cu o rețea de polarizare, REȚEA.POL și cu una de comandă a comutatoarelor.

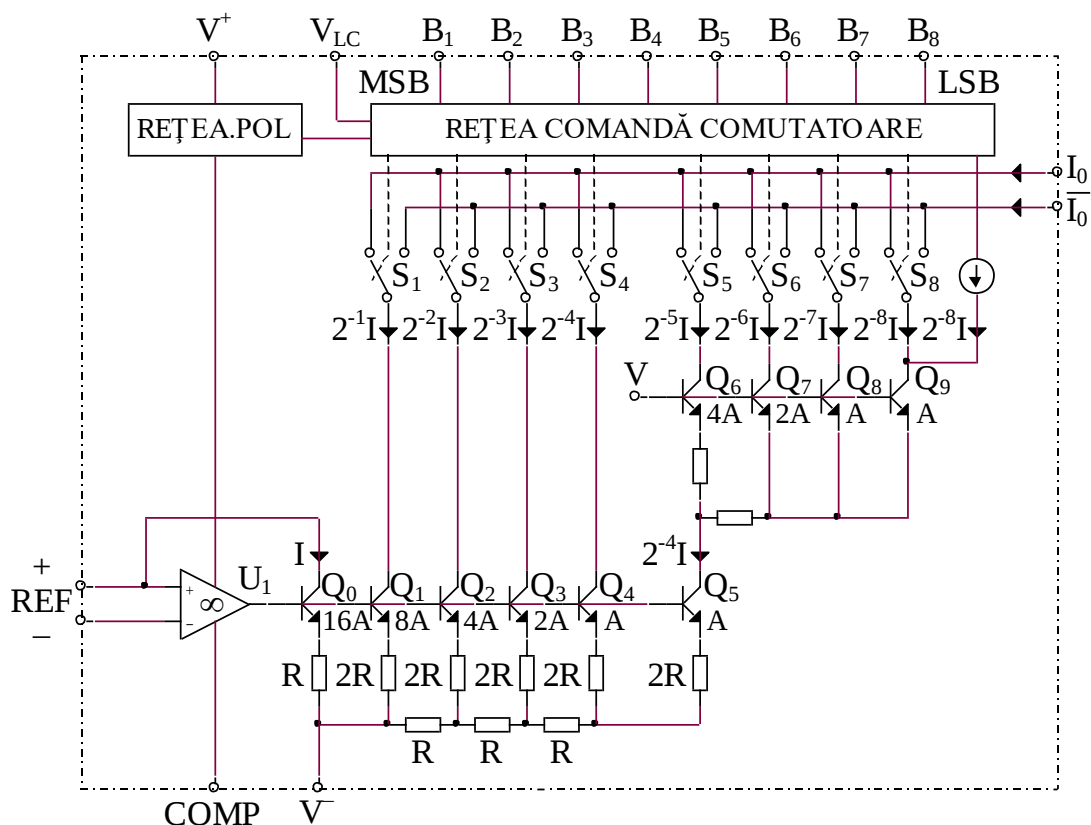


Fig.IV.16. Schema electrică simplificată a circuitului integrat β DAC 08.

Polarizarea terminalului V_{LC} este la latitudinea utilizatorului ca să permită interfațarea cu orice familie de circuite logice. Comutatoarele de curent sunt realizate cu tranzistoare conform Fig.IV.17. Notățiile terminalelor coincid cu cele din Fig.IV.16, exceptând B_n care reprezintă un bit generic.

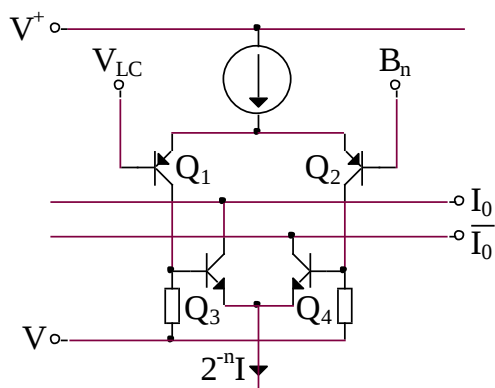


Fig.IV.17. Schema electrică unui comutator de curent din circuitului β DAC 08.